



PCA9505_9506

40 位 I²C 带有 RESET、OE 和 INT 的 C 总线 I/O 端口

2021 年 9 月 5 日至 30 日

产品数据表

1 一般描述

PCA9505/PCA9506 为 I²C 提供 40 位并行输入/输出 (I/O) 端口扩展 I²Cbus 应用程序由 8 个 I/O 组成的 5 个银行组织。在 5 V 电源电压下，输出能够源 10 mA 和下沉 15 mA，总封装负载为 600 mA，允许直接驱动 40 个 LED。40 个 I/O 端口中的任何一个都可以配置为输入或输出。输出端口是图腾极，其逻辑状态在确认（银行更改）时发生变化。PCA9505 与 PCA9506 相同，只是它在所有 I/O 上包括 100kΩ 内部上拉电阻。PCA9506 不包括 i 当用作输出或当输入由推拉驱动器驱动时，I/O 上的内部上拉起，以降低功耗。

该设备可以配置为要屏蔽每个输入端口，以防止其在状态变化时生成中断，并在系统控制器读取时反转 I/O 数据逻辑状态。

开漏中断 (INT) 输出引脚允许监控输入引脚，并且每次在一个或多个输入端口发生更改时都会断言（除非被屏蔽）。

输出启用 (OE) 引脚 3 表示选择作为输出的任何 I/O，并可用作输入信号来闪烁或调暗 LED（频率 > 80 赫兹的 PWM 和更改占空比）。

内部开机重置 (POR) 或硬件重置 (RESET) 引脚将 40 I/Os 初始化为输入。三个地址选择引脚配置 8 个目标地址之一。

PCA9506 有 56 针 TSSOP 和 HVQFN 封装，而 PCA9505 仅有 TSSOP 封装。它们都指定在 -40°C 至 +85°C 的工业温度范围内。

2 特点和好处

- 标准模式 (100 kHz) 和快速模式 (400 kHz) 兼容 I²C 总线串行接口
- 2.3V 至 5.5V 操作，5.5V 耐受 I/O
- 40 个可配置的 I/O 引脚，默认为开机时输入 • PCA9505 在所有 I/O 上包括 100 kΩ 内部上拉电阻
- 输出：
 - 带有受控边率输出结构的图腾杆 (10 mA 源，15 mA 接收器)
 - 主动低输出启用 (OE) 输入引脚 3-状态所有输出
 - 确认时的输出状态变化
 - 开放式有源低中断 (INT) 输出引脚允许监控编程为输入的引脚的逻辑电平变化



•输入:

- 状态变化时不需要中断的输入引脚的可编程中断掩码控制
- 极性反转寄存器允许在读取时反转 I/O 引脚的极性
 - 主动低重置 (RESET) 输入引脚将设备重置为开机默认状态
 - 3 个可编程地址引脚, 允许在同一总线上使用 8 台设备
 - 专为现场插入而设计
 - 尽量减少线路干扰 (I_{离开}和电源 3 状态)
 - 信号瞬态抑制 (50 ns 噪声滤波器和鲁棒 I²C 总线状态机)
 - 低待机电流
 - -40°C 至+85°C 操作
 - ESD 保护每 JESD22-A114 超过 2000 V HBM, 每 JESD22-A115 超过 200 V MM, 每 JESD22-C101 超过 1000 V CDM
 - 闩锁测试对 JEDEC 标准 JESD78 进行, 超过 100 毫安
 - 以 TSSOP56 (PCA9505、PCA9506) 和 HVQFN56 (PCA9506) 软件包提供

3 应用

- 服务器
- RAID 系统
- 工业控制
- 医疗设备
- PLC
- 手机
- 游戏机
- 仪器和测试测量

4 订购信息

表 1. 订购信息

类型编号	顶部标记	包裹		
		名字	描述	变种
PCA9505DGG	PCA9505DGG	TSSOP56	塑料薄收缩小轮廓包装; 56 引线; 机身宽度 6.1 毫米, 间距 0.5 毫米	SOT364-1
PCA9506DGG	PCA9506DGG	TSSOP56	塑料薄收缩小轮廓包装; 56 引线; 机身宽度 6.1 毫米, 间距 0.5 毫米	SOT364-1
PCA9506BS	PCA9506BS	HVQFN56	塑料热增强非常薄的四平包装; 无引线; 56 个端子; 机身 8×8×0.85 毫米, 间距 0.5 毫米	SOT684-1

4.1 订购选项

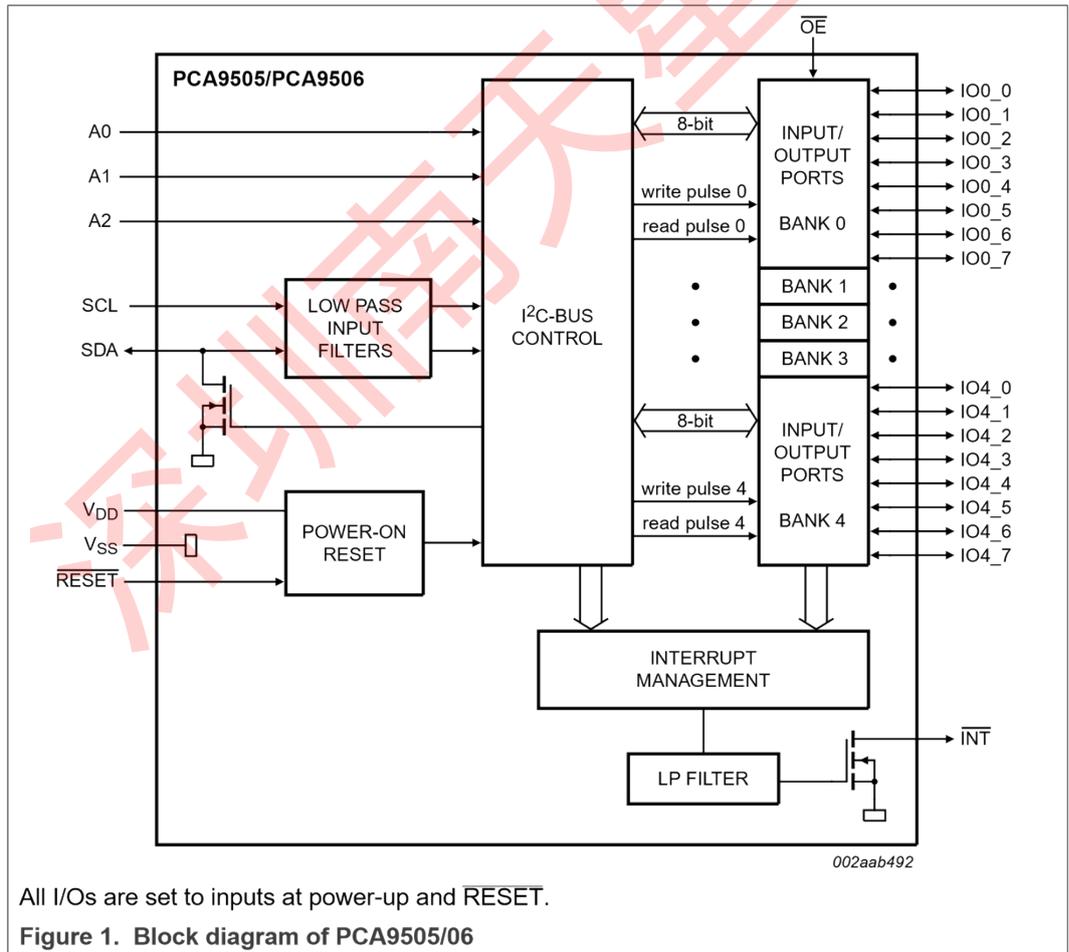
表 2. 订购选项

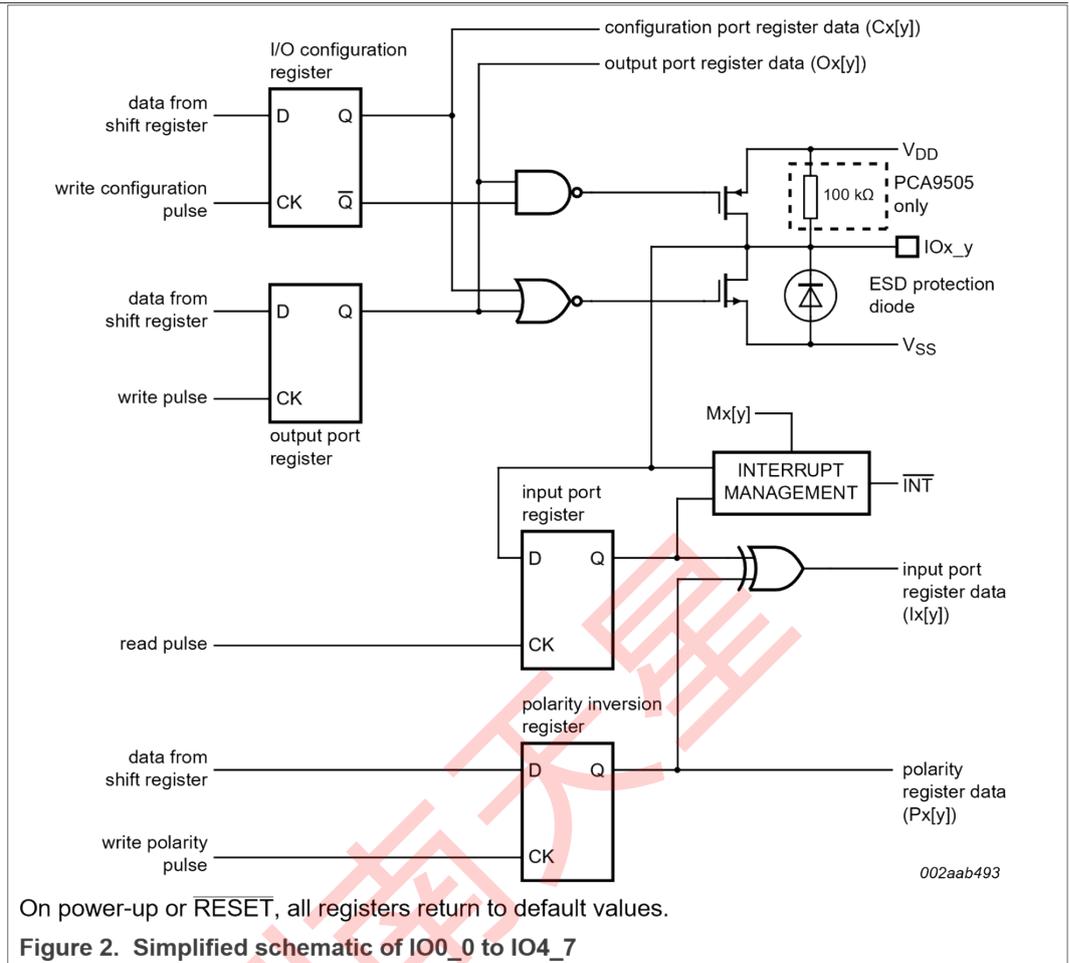
类型编号	可订购的部件号	包裹	包装方法 ^[1]	最低订单数量	温度
PCA9505DGG	PCA9505DGG , 118 ^[2]	TSSOP56	卷轴, 13 英寸, q1, 非干包装	2000	字母 T 安布 = -40°C 至 +85°C
	PCA9505DGGY	TSSOP56	卷轴, 13 英寸, q1, 干包	2000	字母 T 安布 = -40°C 至 +85°C
PCA9506DGG	PCA9506DGG, 518	TSSOP56	卷轴, 13 英寸, q1, 干包	2000	字母 T 安布 = -40°C 至 +85°C
PCA9506BS	PCA9506BS, 118	HVQFN56	卷轴, 13 英寸, q1, 非干包装	2000	字母 T 安布 = -40°C 至 +85°C

[1] 标准包装数量和其他包装数据可在 www.nxp.com/packages/

[2] 停止通知 202107021DN-投递更换是 PCA9505DGGY-这在 PCN202102010F01 中记录。

5 方框图





6 固定信息

6.1 固定

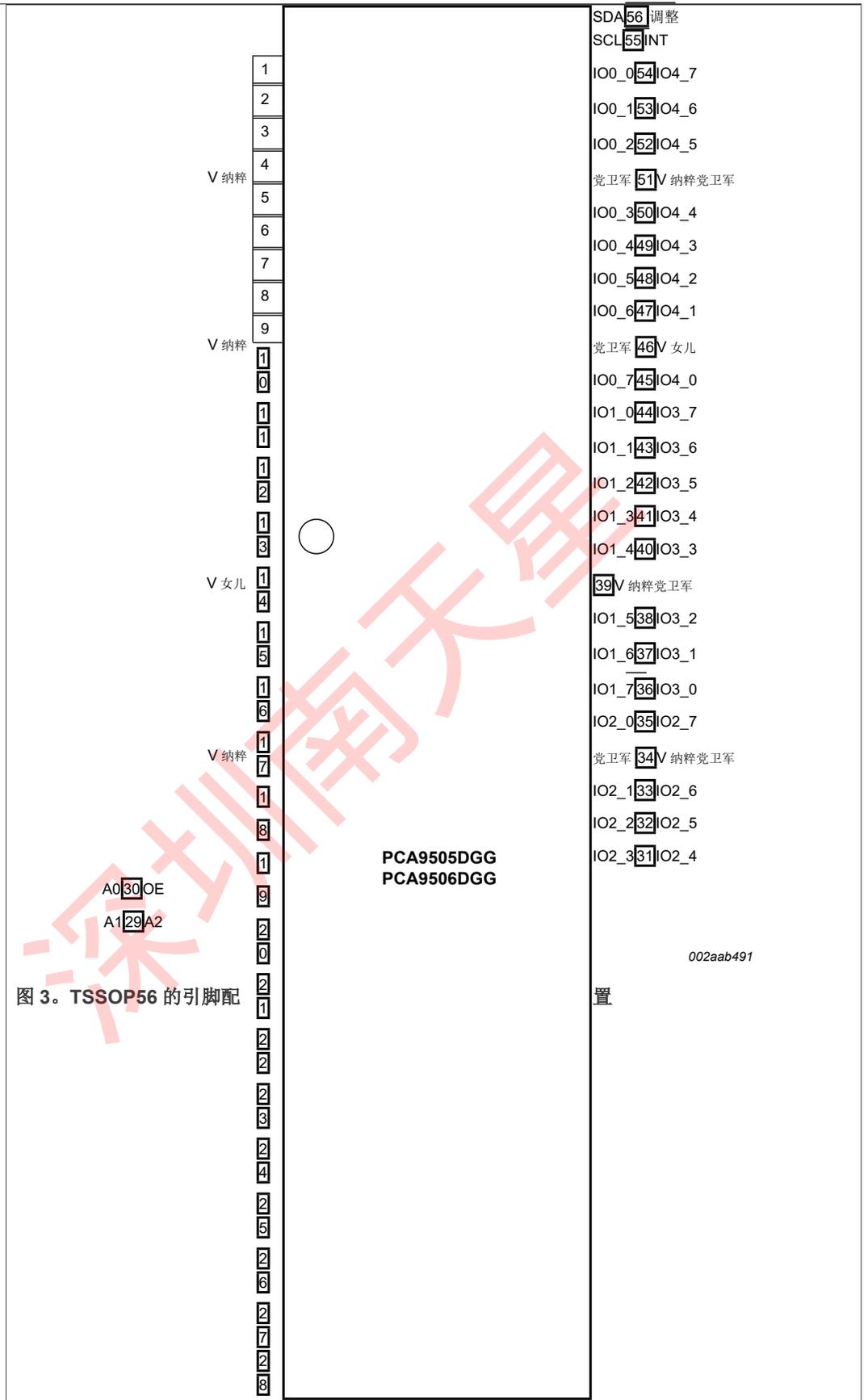
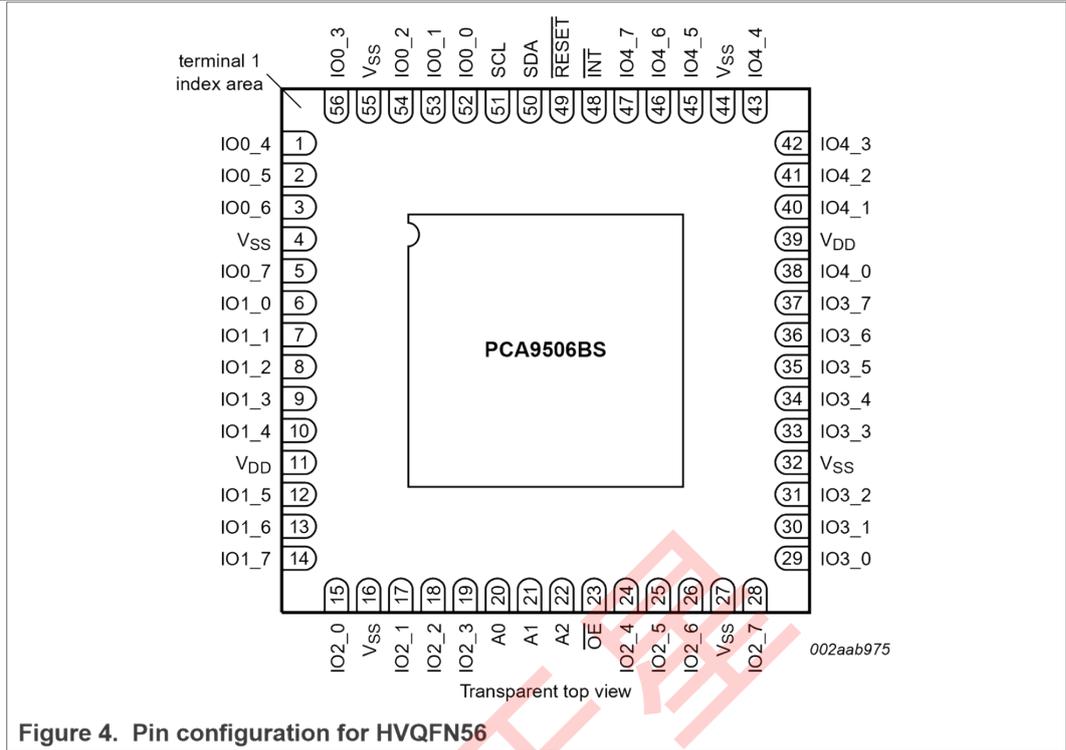


图 3. TSSOP56 的引脚配



6.2 引脚描述

表 3. 别针描述

标志	别针		类型	描述
	TSSOP56	HVQFN56		
SDA	1	50	I/O	串行数据线
SCL	2	51	我	串行时钟线
IO0_0 到 IO0_7	3, 4, 5, 7, 8, 9, 10, 12	52, 53, 54, 56, 1, 2, 3, 5	I/O	输入/输出库 0
IO1_0 到 IO1_7	13, 14, 15, 16, 17, 19, 20, 21	6, 7, 8, 9, 10, 12, 13, 14	I/O	输入/输出库 1
IO2_0 到 IO2_7	22, 24, 25, 26, 31, 32, 33, 35	15, 17, 18, 19, 24, 25, 26, 28	I/O	输入/输出库 2
IO3_0 到 IO3_7	36, 37, 38, 40, 41, 42, 43, 44	29, 30, 31, 33, 34, 35, 36, 37	I/O	输入/输出库 3
IO4_0 到 IO4_7	45, 47, 48, 49, 50, 52, 53, 54	38, 40, 41, 42, 43, 45, 46, 47	I/O	输入/输出库 4

V _{纳粹党卫军}	6, 11, 23, 34, 39, 51	4, 16, 27, 32, 44, 55 ^[1]	电源	接地电源电压
V _{女儿}	18, 46	11, 39	电源	电源电压
A0	27	20	我	地址输入 0
A1	28	21	我	地址输入 1
A2	29	22	我	地址输入 2

表 3. 别针描述...继续

标志	别针		类型	描述
	TSSOP56	HVQFN56		
OE	30	23	我	主动低输出启用输入
INT	55	48	字母 O	主动低中断输出
调整	56	49	我	活跃的 LOW 重置输入

[1] HVQFN56 封装模具供应接地连接到两个 V_{纳粹党卫军} 别针和裸露的中心垫。V_{纳粹党卫军} 针脚必须连接到供应地面，以便设备正常运行。为了提高热、电气和板级性能，需要使用板上相应的热垫将裸露的垫焊接到板上，并进行适当的热导热通过电路板，热通孔需要纳入热垫区域的印刷电路板中。

7 功能描述

参考图 1 和图 2 IO0 0 到 IO4 7"。

7.1 设备地址

根据 START 条件，总线控制器必须发送其正在访问的目标的地址以及它想要执行的操作（读或写）。PCA9505/06 的地址显示在图 5。目标地址引脚 A2、A1 和 A0 选择 8 个目标地址中的 1 个，需要连接到 V_{女儿} (1) 或 V_{纳粹党卫军} (0)。为了节省电力，A2、A1 和 A0 上没有集成内部上拉电阻。

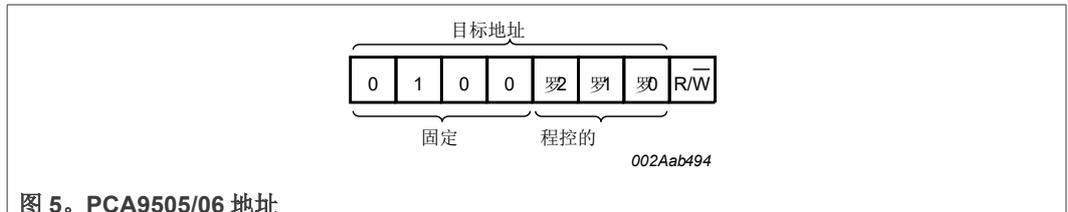
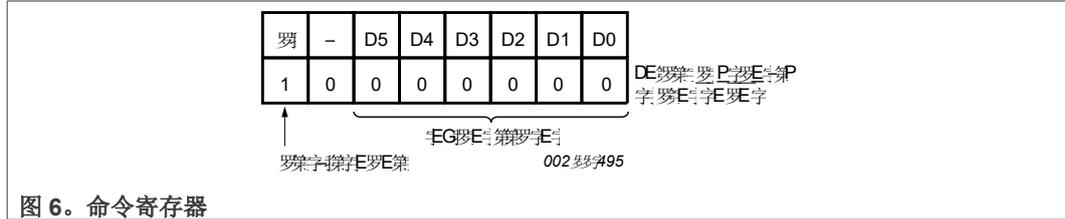


图 5. PCA9505/06 地址

第一个字节的最后一位定义了要执行的操作。当设置为逻辑 1 时，选择读取，而逻辑 0 选择写入操作。

7.2 命令寄存器

在成功确认目标地址+R/W 位后，总线控制器将向 PCA9505/06 发送一个字节，该字节将存储在命令寄存器中。



最低的 6 位用作指针，以确定将访问哪个寄存器。寄存器是：

- IP: 输入端口寄存器 (5 个寄存器)
- OP: 输出端口寄存器 (5 个寄存器)
- PI: 极性反转寄存器 (5 个寄存器)
- IOC: I/O 配置寄存器 (5 个寄存器)
- MSK: 掩码中断寄存器 (5 个寄存器)

如果设置了自动增量标志 (AI = 1)，则 3 个最小有效位在读写后自动递增。这允许用户按顺序编程和/或读取 5 个寄存器库。

如果写入超过 5 个字节的数据，并且 AI = 1，则所选寄存器中的先前数据将被覆盖。保留的寄存器被跳过，无法访问 (请参阅表 4)。

如果自动增量标志被清除 (AI = 0)，则在读取或写入数据后，3 个最小有效位不会递增。在读取操作期间，每次都会读取相同的寄存器库。在写入操作中，数据每次都写入同一个寄存器银行。

只有具有 5 个最小有效位的命令寄存器代码等于中定义的 25 个允许值表 4 是有效的。不得访问保留或未定义的命令代码以获得适当的设备功能。开机时，此寄存器默认为 0x80，AI 位设置为逻辑 1，最低 7 位设置为逻辑 0。

在写入操作中，PCA9505/06 将确认发送到 OPx、PIx、IOCx 和 MSKx 寄存器的字节，但不会确认发送到 IPx 寄存器的字节，因为这些都是只读寄存器。

7.3 注册定义

表 4. 注册摘要

注册# (十六制)	D5	D4	D3	D2	D1	D0	标志	途径	描述
输入端口寄存器									
00	0	0	0	0	0	0	IP0	只读	输入端口寄存器银行 0
01	0	0	0	0	0	1	IP1	只读	输入端口寄存器银行 1
02	0	0	0	0	1	0	IP2	只读	输入端口寄存器库 2
03	0	0	0	0	1	1	IP3	只读	输入端口寄存器库 3
04	0	0	0	1	0	0	IP4	只读	输入端口寄存器库 4
05	0	0	0	1	0	1	—	—	保留供将来使用

06	0	0	0	1	1	0	—	—	保留供将来使用
07	0	0	0	1	1	1	—	—	保留供将来使用
输出端口寄存器									
08	0	0	1	0	0	0	OP0	读/写	输出端口寄存器库 0
09	0	0	1	0	0	1	OP1	读/写	输出端口寄存器库 1
0A	0	0	1	0	1	0	OP2	读/写	输出端口寄存器库 2
0B	0	0	1	0	1	1	OP3	读/写	输出端口寄存器库 3
0C	0	0	1	1	0	0	OP4	读/写	输出端口寄存器库 4
0D	0	0	1	1	0	1	—	—	保留供将来使用
0E	0	0	1	1	1	0	—	—	保留供将来使用

表 4。注册摘要...继续

注册# (十六制)	D5	D4	D3	D2	D1	D0	标志	途径	描述
0F	0	0	1	1	1	1	—	—	保留供将来使用

极性反转寄存器									
10	0	1	0	0	0	0	PI0	读/写	极性反转寄存器银行 0
11	0	1	0	0	0	1	PI1	读/写	极性反转寄存器银行 1
12	0	1	0	0	1	0	PI2	读/写	极性反转寄存器银行 2
13	0	1	0	0	1	1	PI3	读/写	极性反转寄存器库 3
14	0	1	0	1	0	0	PI4	读/写	极性反转寄存器银行 4
15	0	1	0	1	0	1	—	—	保留供将来使用
16	0	1	0	1	1	0	—	—	保留供将来使用
17	0	1	0	1	1	1	—	—	保留供将来使用

I/O 配置寄存器									
18	0	1	1	0	0	0	国际奥委会 0	读/写	I/O 配置寄存器库 0
19	0	1	1	0	0	1	国际奥委会 1	读/写	I/O 配置寄存器库 1
1A	0	1	1	0	1	0	国际奥委会 2	读/写	I/O 配置寄存器银行 2
1B	0	1	1	0	1	1	国际奥委会 3	读/写	I/O 配置寄存器库 3
1C	0	1	1	1	0	0	国际奥委会 4	读/写	I/O 配置注册库 4
1D	0	1	1	1	0	1	—	—	保留供将来使用

1E	0	1	1	1	1	0	—	—	保留供将来使用
1 楼	0	1	1	1	1	1	—	—	保留供将来使用
掩码中断寄存器									
20	1	0	0	0	0	0	MSK0	读/写	口罩中断注册银行 0
21	1	0	0	0	0	1	MSK1	读/写	面具中断注册银行 1
22	1	0	0	0	1	0	MSK2	读/写	口罩中断注册银行 2
23	1	0	0	0	1	1	MSK3	读/写	口罩中断注册银行 3
24	1	0	0	1	0	0	MSK4	读/写	口罩中断注册银行 4
25	1	0	0	1	0	1	—	—	保留供将来使用
26	1	0	0	1	1	0	—	—	保留供将来使用
27	1	0	0	1	1	1	—	—	保留供将来使用

7.3.1 IP0 到 IP4-输入端口寄存器

这些寄存器是只读的。它们反映了端口引脚的传入逻辑级别，无论该引脚是由 I/O 配置寄存器定义为输入还是输出。如果 PI 寄存器中的相应 Px[y]位设置为逻辑 0，或者如果 PI 寄存器中的相应 Px[y]位设置为逻辑 1，则反向传入逻辑电平。写入这些寄存器没有效果。



表 5. IP0 到 IP4-输入端口寄存器（地址 00h 到 04h）位描述 图例：*默认值“X”由外部应用的逻辑级别决定。

住址	寄存器	比特	标志	途径	价值	描述
00h	IP0	7 到 0	I0[7:0]	字母 R	XXXX XXXX*	输入端口寄存器银行 0
01 小时	IP1	7 到 0	I1[7:0]	字母 R	XXXX XXXX*	输入端口寄存器银行 1
02h	IP2	7 到 0	I2[7:0]	字母 R	XXXX XXXX*	输入端口寄存器库 2
03h	IP3	7 到 0	I3[7:0]	字母 R	XXXX XXXX*	输入端口寄存器库 3
04 小时	IP4	7 到 0	I4[7:0]	字母 R	XXXX XXXX*	输入端口寄存器库 4

极性反转寄存器可以反转端口引脚的逻辑状态。当 PI 寄存器中的 Px[y]位设置为逻辑 1 时，相应位的极性被反转。当 PI 寄存器中的 Px[y]位设置为逻辑 0 时，相应位的极性不会反转。

7.3.2 OP0 到 OP4 - 输出端口寄存器

这些寄存器反映了由 I/O 配置寄存器定义为输出的引脚的传出逻辑水平。这些寄存器中的位值对定义为输入的引脚没有影响。反过来，从这些寄存器读取的内容反映了 t 中的值他触发器控制输出选择，不实际的引脚值。

Ox[y] = 0: IOx_y = 0, 如果 IOx_y 定义为输出 (IOC 寄存器中的 Cx[y] = 0)。

Ox[y] = 1: IOx_y = 1, 如果 IOx_y 定义为输出 (IOC 寄存器中的 Cx[y] = 0)。

其中“x”表示银行号码 (0 到 4); “y”表示位号码 (0 到 7)。

表 6. OP0 到 OP4-输出端口寄存器（地址 08h 到 0Ch）位描述 图例：*默认值。

住址	寄存器	比特	标志	途径	价值	描述
08 小时	OP0	7 到 0	O0[7:0]	R/W	0000 0000*	输出端口寄存器库 0
09 小时	OP1	7 到 0	O1[7:0]	R/W	0000 0000*	输出端口寄存器库 1
0Ah	OP2	7 到 0	O2[7:0]	R/W	0000 0000*	输出端口寄存器库 2
0Bh	OP3	7 到 0	O3[7:0]	R/W	0000 0000*	输出端口寄存器库 3
0Ch	OP4	7 到 0	O4[7:0]	R/W	0000 0000*	输出端口寄存器库 4

7.3.3 PI0 到 PI4 - 极性反转寄存器

这些寄存器允许反转相应输入端口寄存器的极性。

Px[y] = 0: 保留相应的输入端口寄存器数据极性。Px[y] = 1: 相应的输入端口寄存器数据极性反转。

其中“x”表示银行号码 (0 到 4); “y”表示位号码 (0 到 7)。

表 7. PI0 到 PI4-极性反转寄存器（地址 10h 到 14h）位描述 图例：*默认值。

住址	寄存器	比特	标志	途径	价值	描述
10 小时	PI0	7 到 0	P0[7:0]	R/W	0000 0000*	极性反转寄存器银行 0

11 小时	PI1	7 到 0	P1[7:0]	R/W	0000 0000*	极性反转寄存器银行 1
-------	-----	-------	---------	-----	------------	-------------

表 7. PI0 到 PI4-极性反转寄存器 (地址 10h 到 14h) 位描述...*继续*图例: *默认值。

住址	寄存器	比特	标志	途径	价值	描述
12 小时	PI2	7 到 0	P2[7:0]	R/W	0000 0000*	极性反转寄存器银行 2
13 小时	PI3	7 到 0	P3[7:0]	R/W	0000 0000*	极性反转寄存器库 3
14 小时	PI4	7 到 0	P4[7:0]	R/W	0000 0000*	极性反转寄存器银行 4

7.3.4 IOCO 到 IOC4 - I/O 配置寄存器

这些寄存器配置 I/O 引脚的方向。

Cx[y] = 0: 相应的端口引脚是输出。Cx[y] = 1: 相应的端口引脚是输入。

其中“x”表示银行号码 (0 到 4); “y”表示位号码 (0 到 7)。

表 8. IOCO 到 IOC4-I/O 配置寄存器 (地址 18h 到 1Ch) 位描述图例: *默认值。

住址	寄存器	比特	标志	途径	价值	描述
18 小时	国际奥委会 0	7 到 0	C0[7:0]	R/W	1111 1111*	I/O 配置寄存器库 0
19 小时	国际奥委会 1	7 到 0	C1[7:0]	R/W	1111 1111*	I/O 配置寄存器库 1
1Ah	国际奥委会 2	7 到 0	C2[7:0]	R/W	1111 1111*	I/O 配置寄存器银行 2
1Bh	国际奥委会 3	7 到 0	C3[7:0]	R/W	1111 1111*	I/O 配置寄存器库 3
1Ch	国际奥委会 4	7 到 0	C4[7:0]	R/W	1111 1111*	I/O 配置注册库 4

7.3.5 MSK0 到 MSK4-掩码中断寄存器

由于配置为输入的 I/O 引脚发生变化, 这些寄存器屏蔽了中断。“x”表示银行号 (0 至 4); “y”表示位号 (0 至 7)。

Mx[y] = 0: 如果 IOx_y 定义为输入 (国际奥委会寄存器中的 Cx[y]=1), 则 I/O 的电平变化将产生中断。

Mx[y] = 1: 如果 IOx_y 定义为输入 (IOC 寄存器中的 Cx[y]=1), 则输入端口的级别更改不会产生中断。

表 9. MSK0 到 MSK4-掩码中断寄存器 (地址 20h 到 24h) 位描述图例: *默认值。

住址	寄存器	比特	标志	途径	价值	描述
20 小时	MSK0	7 到 0	M0[7:0]	R/W	1111 1111*	口罩中断注册银行 0
21 小时	MSK1	7 到 0	M1[7:0]	R/W	1111 1111*	面具中断注册银行 1
22 小时	MSK2	7 到 0	M2[7:0]	R/W	1111 1111*	口罩中断注册银行 2
23 小时	MSK3	7 到 0	M3[7:0]	R/W	1111 1111*	口罩中断注册银行 3
24 小时	MSK4	7 到 0	M4[7:0]	R/W	1111 1111*	口罩中断注册银行 4

7.4 开机重置

当功率应用于 V_{女儿}，内部开机重置 (POR) 将 PCA9505/06 保持在重置状态，直到 V_{女儿} 已达到 V_{波尔}。此时，重置条件被释放，PCA9505/06 寄存器和我²C 总线状态机将初始化为默认状态。此后，V_{女儿} 必须降低到 0.2V 以下才能重置设备。

7.5 重置输入

重置可以通过保持 RESET 引脚 LOW 至少 t_{W (rst)} 来完成。PCA9505/06 寄存器和我²C 总线状态机将保持其默认状态，直到

重置输入再次高。

7.6 中断输出 (INT)

当其中一个端口引脚改变状态，端口引脚被配置为输入且其上的中断没有被屏蔽时，开放漏有源 LOW 中断被激活。当端口引脚输入恢复到其先前状态时，中断将被停用或输入端口寄存器被读取。

备注：如果引脚的状态与输入端口寄存器的内容不匹配，将 I/O 从输出更改为输入可能会导致发生错误中断。

只有读取包含生成中断的输入的位图像的输入端口寄存器才能清除中断条件。

如果多个输入寄存器在启动读取输入端口寄存器之前更改了状态，则当读取包含所有已更改输入的所有输入的输入寄存器时，中断将被清除。

示例：如果 IO0_5、IO2_3 和 IO3_7 同时更改状态，则仅在读取 INREG0、INREG2 和 INREG3 时才会清除中断。

7.7 输出启用输入 (OE)

活动 LOW 输出启用引脚允许同时启用或禁用所有 I/O。当将 LOW 级别应用于 OE 引脚时，所有配置为输出的 I/O 都将被启用，并在各自的 OP 寄存器中编程的逻辑值将应用于引脚。当高级别应用于 OE 引脚时，所有配置为输出的 I/O 都是 3 状态的。

对于需要带有亮度控制的 LED 闪烁的应用程序，此引脚可用于

通过在 OE 引脚上应用高频 PWM 信号来控制亮度。LED 可以使用输出端口寄存器闪烁，也可以使用 PWM 信号调暗

因此，OE 销通过调整占空比来控制亮度。

7.8 实时插入

PCA9505/06 完全指定用于使用 I 的实时插入应用程序_{离开}，电源 3 个状态，强大的状态机和 50 ns 噪声滤波器。我_{离开}电路禁用输出，防止设备关机时损坏电流回流。开机 3 状态的电路在开机和关机期间将输出置于高阻抗状态，从而防止驾驶员冲突和总线争用。

稳健状态机在看到有效的 START 条件之前不会响应，50 ns 噪声滤波器将过滤掉任何插入故障。PCA9505/06 不会损坏总线上的活动数据，设备也不会损坏或导致当使用类似的特色设备时，amage 到已经在总线上的设备。

7.9 待机

当 I...时，PCA9505/06 进入待机状态 I²C-bus 闲置。待机电源电流低于 1μA（典型值）。

8 I 的特点 I²C-bus

I²C 总线用于不同 IC 或模块之间的双向、2 线通信。这两条线是串行数据线（SDA）和串行时钟线（SCL）。当连接到设备的输出级时，两条线路都必须通过上拉电阻连接到正电源。只有当总线不忙时，才能启动数据传输。

8.1 位传输

在每个时钟脉冲期间传输一个数据位。SDA 线上的数据必须在时钟脉冲的高周期内保持稳定，因为此时数据线的变化将被解释为控制信号（见 图 7）。

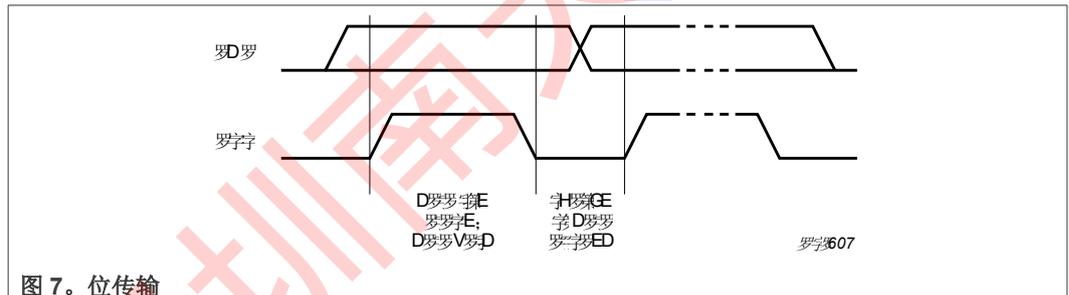


图 7. 位传输

8.1.1 启动和停止条件

当总线不繁忙时，数据和时钟线都保持高。时钟高时数据线的高到低过渡被定义为 START 条件（S）。当时钟高时，数据线的低到高过渡被定义为 STOP 条件（P）（见 图 8）。

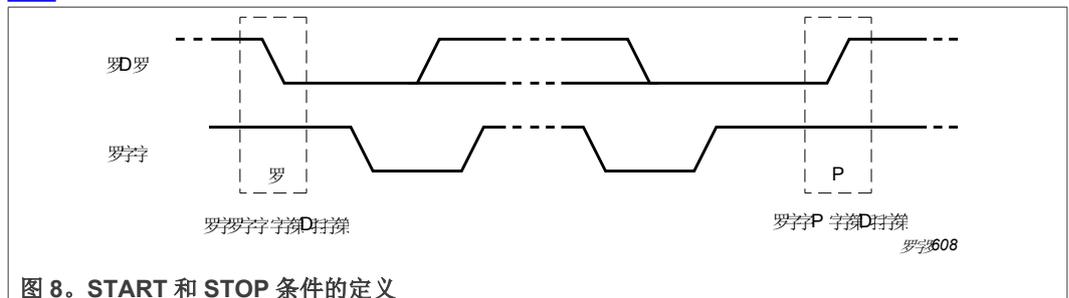


图 8. START 和 STOP 条件的定义

8.2 系统配置

生成消息的设备是“发射器”；接收设备是“接收器”。控制消息的设备是“控制器”，由控制器控制的设备是“目标”（见 图 9）。

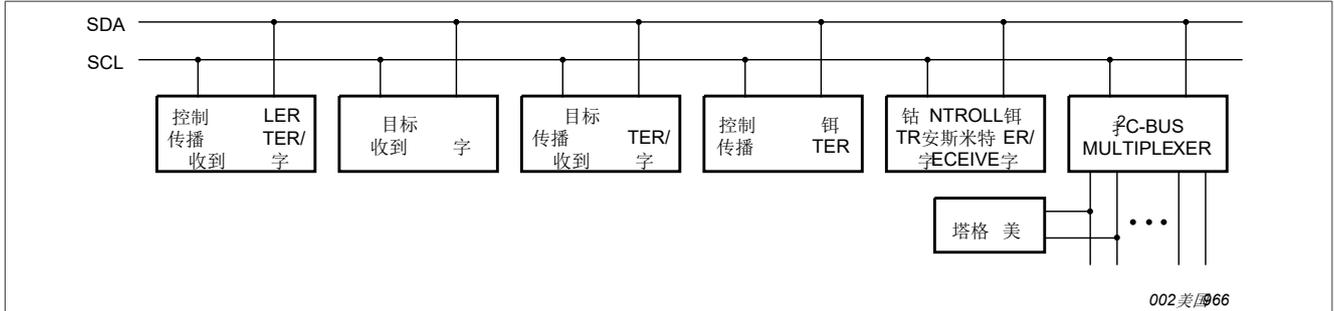


图 9. 系统配置

8.3 承认

从发射器到接收器的 START 和 STOP 条件之间传输的数据字节数不受限制。八位的每个字节后跟一个确认位。确认位是由发射器放在公交车上的高水平，w 此时，控制器会生成额外的确认相关时钟脉冲。

被寻址的目标接收器必须在接收每个字节后生成确认。此外，控制器必须在接收从目标发射器发出的每个字节后生成确认。承认的设备在确认时钟脉冲期间，边缘必须向下拉下 SDA 线，以便 SDA 线在确认相关时钟脉冲的高周期内稳定低；必须考虑设置和保持时间。

控制器接收器必须向发射器发出数据结束信号，不要在已打卡出目标的最后一个字节上生成确认。在这种情况下，发射器必须离开数据线 HIGH，以使控制器能够生成 STOP 条件。

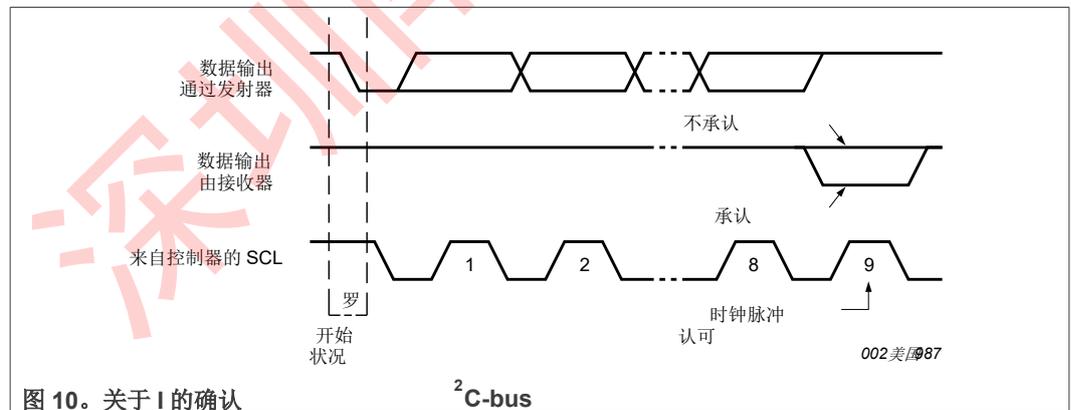
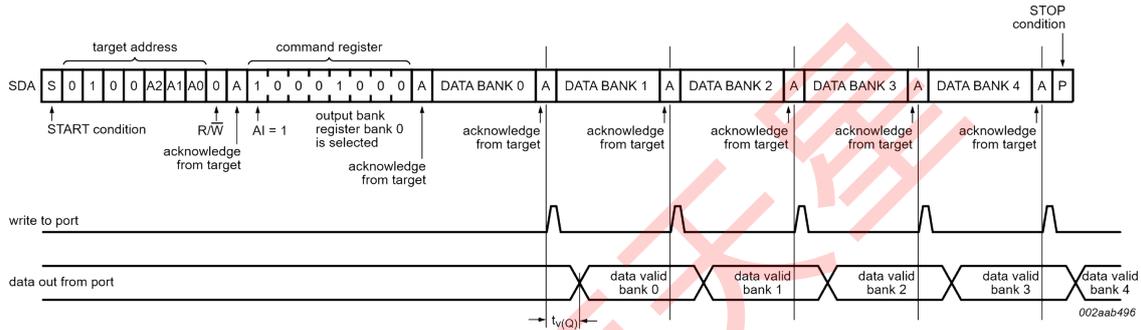


图 10. 关于 I 的确认

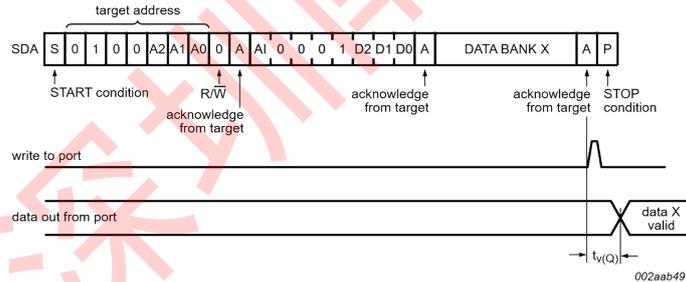
8.4 公交车交易

数据使用写字节传输传输到 PCA9505/06 寄存器（见图 11，图 12，和图 13）。使用读取和接收字节传输从 PCA9505/06 寄存器读取数据（见图 14）。



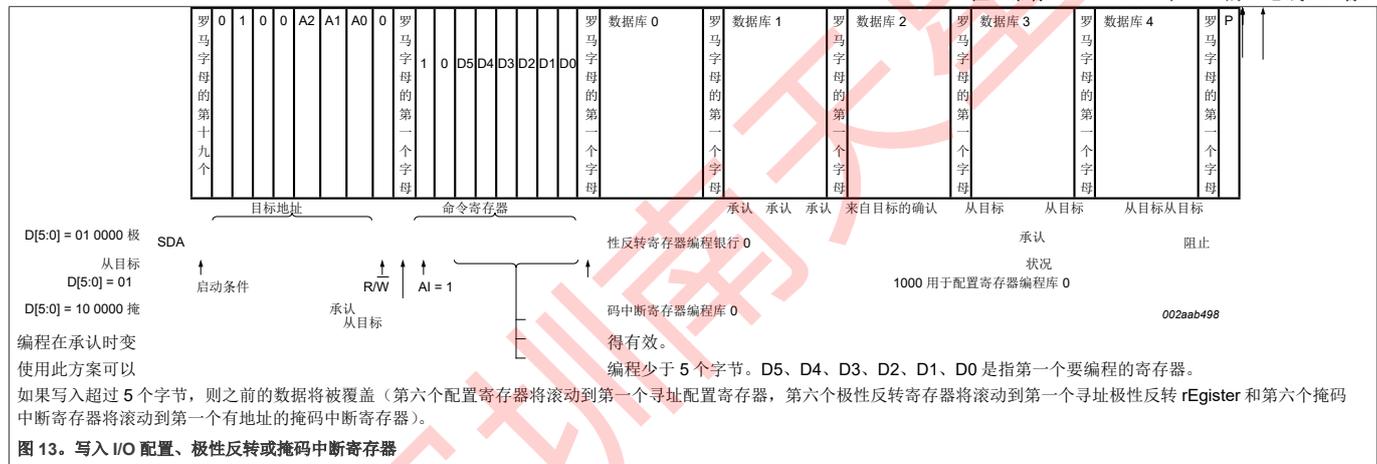
\overline{OE} is LOW to observe a change in the outputs.
If more than 5 bytes are written, previous data are overwritten.

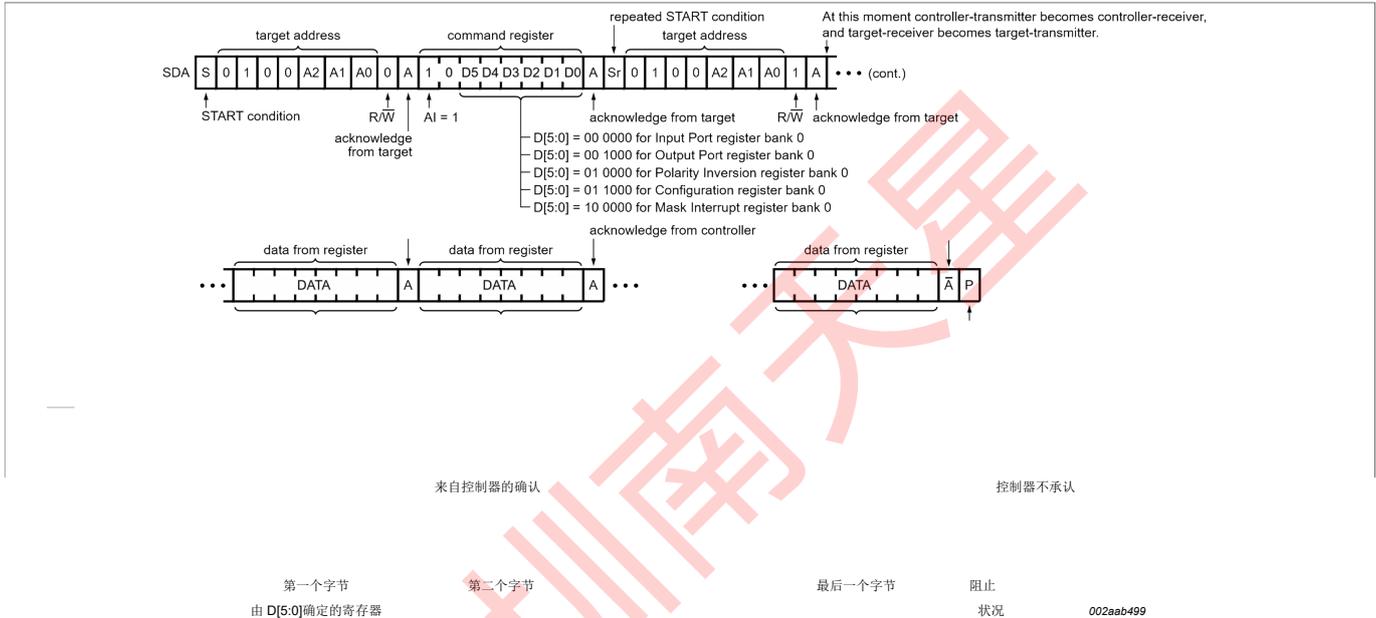
Figure 11. Write to the 5 output ports



\overline{OE} is LOW to observe a change in the outputs.
Two, three, or four adjacent banks can be programmed by using the Auto-Increment feature (AI = 1) and change at the corresponding output port becomes effective at each acknowledge.

Figure 12. Write to a specific output port

40 位 I² 带有 RESET、OE 和 INT 的 C 总线 I/O 端口



如果 AI = 0，则在整个序列中读取相同的寄存器。

如果 AI = 1，则寄存器值在每次读取后递增。当读取最后一个寄存器库时，它会滚动到类别的第一个字节（见类别定义第 7.2 节）。

只有当包含已更改的输入的最后一个寄存器被读取时，INT 信号才会释放。例如，当 IO2_4 和 IO4_7 同时更改，并启动输入端口寄存器的读取序列时，从 IPO 开始，INT 在船尾释放 Er IP4 被读取（而不是在 IP2 被读取后）。

图 14。从输入端口、输出端口、I/O 配置、极性反转或掩码中断寄存器读取

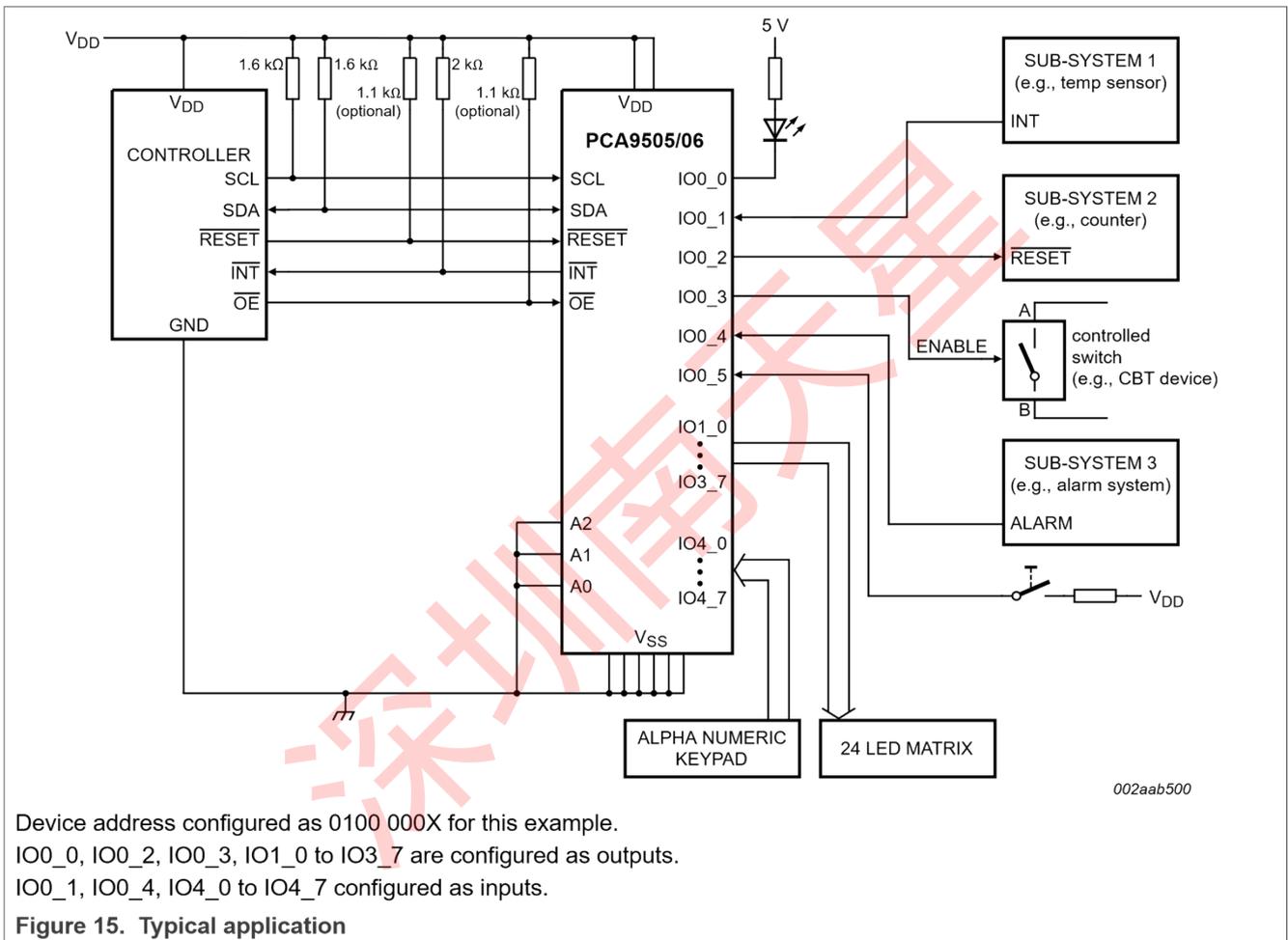
深圳南天星

深圳南天星

标志	参数	情景	分钟	麦克斯	单位
V _{女儿}	电源电压		-0.5	+6	V
V _我	输入电压		V _{纳粹党卫军} - 0.5	5.5	V
我 _我	输入电流		—	±20	妈
V _{I/O (n)}	任何其他引脚上的输入/输出电压		V _{纳粹党卫军} - 0.5	5.5	V
V _{I/O (IO0n)}	引脚 IO0_n 上的输入/输出电压		V _{纳粹党卫军} - 0.5	5.5	V

我 o (I/On)	I/O 引脚上的输出电流		-20	+50	妈
我女儿	供应电流		—	500	妈
我纳粹党卫军	地面供应电流		—	1100	妈

9 应用程序设计信息



10 限制值

表 10. 限制值

根据绝对最大额定值系统 (IEC 60134)。

表 10. 限制值...继续

根据绝对最大额定值系统 (IEC 60134)。

标志	参数	情景	分钟	麦克斯	单位
----	----	----	----	-----	----

P 一小杯液体	总耗电量			—	500	兆瓦特
字母 T _{Stg}	储存温度			-65	+150	°C
字母 T 安布	环境温度	营业的		-40	+85	°C
字母 T 第十个英文字母 J	结温度	营业的		—	125	°C
		存储		—	150	°C

11 静态特征

表 11. 静态特征

$V_{\text{女儿}} = 2.3 \text{ V}$ 至 5.5 V ; $V_{\text{纳粹党卫军}} = 0 \text{ V}$; $T_{\text{安布}} = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$; 除非另有说明。

标志	参数	情景	分钟	类型	麦克斯	单位	
供应							
V _{女儿}	电源电压		2.3	—	5.5	V	
我女儿	供应电流	仅限 PCA9506; 运营模式; 无负载; f _{SCL} = 400 千赫					
		V _{女儿} = 2.3 V	—	56	95	微亚	
		V _{女儿} = 3.3 V	—	98	150	微亚	
		V _{女儿} = 5.5 V	—	225	300	微亚	
		仅限 PCA9505; 运营模式; 无负载; f _{SCL} = 400 千赫					
		V _{女儿} = 2.3 V	—	1	1.5	妈	
		V _{女儿} = 3.3 V	—	1.5	2	妈	
		V _{女儿} = 5.5 V	—	2.7	3.5	妈	
我 stbH	高级待机电流	无负载; f _{SCL} = 0 kHz; I/O = 输入; V _我 = V _{女儿}					
		V _{女儿} = 2.3 V	—	0.15	11	微亚	
		V _{女儿} = 3.3 V	—	0.25	12	微亚	
		V _{女儿} = 5.5 V	—	0.75	15.5	微亚	

我 stbL	低电平待机电流	仅限 PCA9505				
		$V_{\text{女儿}} = 2.3 \text{ V}$	—	0.97	2	妈
		$V_{\text{女儿}} = 3.3 \text{ V}$	—	1.3	3	妈
		$V_{\text{女儿}} = 5.5 \text{ V}$	—	2.2	5	妈
V 波尔	开机复位电压 ^[1]	无负载; $V_{\text{我}} = V_{\text{女儿}}$ 或 $V_{\text{纳粹党卫军}}$	—	1.70	2.0	V
输入 SCL; 输入/输出 SDA						
V 伊利诺伊州	低电平输入电压		-0.5	—	+0.3V _{女儿}	V
V _{IH}	高电平输入电压		0.7V _{女儿}	—	5.5	V

表 11. 静态特征...继续

$V_{\text{女儿}} = 2.3 \text{ V}$ 至 5.5 V ; $V_{\text{纳粹党卫军}} = 0 \text{ V}$; $T_{\text{安布}} = -40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$; 除非另有说明。

标志	参数	情景	分钟	类型	麦克斯	单位
我 OL	低电平输出电流	$V_{\text{OL}} = 0.4 \text{ V}$	20	—	—	妈
我字母 I	泄漏电流	$V_{\text{我}} = V_{\text{女儿}} = V_{\text{纳粹党卫军}}$	-1	—	+1	微亚
字母 C _我	输入电容	$V_{\text{我}} = V_{\text{纳粹党卫军}}$	—	5	10	pF
I/Os						
V 伊利诺伊州	低电平输入电压		-0.5	—	+0.8	V
V _{IH}	高电平输入电压		2	—	5.5	V
我 OL	低电平输出电流	$V_{\text{OL}} = 0.5 \text{ V}$				
		$V_{\text{女儿}} = 2.3 \text{ V}$	10	—	—	妈
		$V_{\text{女儿}} = 3.0 \text{ V}$	12	—	—	妈
		$V_{\text{女儿}} = 4.5 \text{ V}$	15	—	—	妈
我 OL (托特)	总低级输出电流	$V_{\text{OL}} = 0.5 \text{ V}$; $V_{\text{女儿}} = 4.5 \text{ V}$	—	—	0.6	罗马字母的第一个字母
V 啊	高电平输出电压	我啊 = -10 mA				
		$V_{\text{女儿}} = 2.3 \text{ V}$	1.6	—	—	V

		$V_{\text{女儿}} = 3.0 \text{ V}$		2.3	—	—	V
		$V_{\text{女儿}} = 4.5 \text{ V}$		4.0	—	—	V
我 LIH	高水平输入泄漏电流	$V_{\text{女儿}} = 3.6 \text{ V}; V_{\text{我}} = V_{\text{女儿}}$		-1	—	+1	微亚
我 LIL	低电平输入泄漏电流	$V_{\text{女儿}} = 5.5 \text{ V}; V_{\text{我}} = V_{\text{纳粹}}$ 党卫军					
		仅限 PCA9506		-1	—	+1	微亚
		仅限 PCA9505		-100	—	+1	微亚
字母 C 我	输入电容			—	6	7	pF
字母 C 字母 o	输出电容			—	6	7	pF
中断 INT							
我 OL	低电平输出电流	$V_{\text{OL}} = 0.4 \text{ V}$		6	—	—	妈
我啊	高水平输出电流			-1	—	+1	微亚
字母 C 字母 o	输出电容			—	3.0	5	pF
输入 RESET 和 OE							
V 伊利诺伊州	低电平输入电压			-0.5	—	+0.8	V
V _{IH}	高电平输入电压			2	—	5.5	V
我里	输入泄漏电流			-1	—	+1	微亚
字母 C 我	输入电容			—	3.0	5	pF
输入 A0、A1、A2							
V 伊利诺伊州	低电平输入电压			-0.5	—	+0.3V _{女 儿}	V
V _{IH}	高电平输入电压			0.7V _{女儿}	—	5.5	V
我里	输入泄漏电流			-1	—	+1	微亚
字母 C 我	输入电容			—	3.5	5	pF

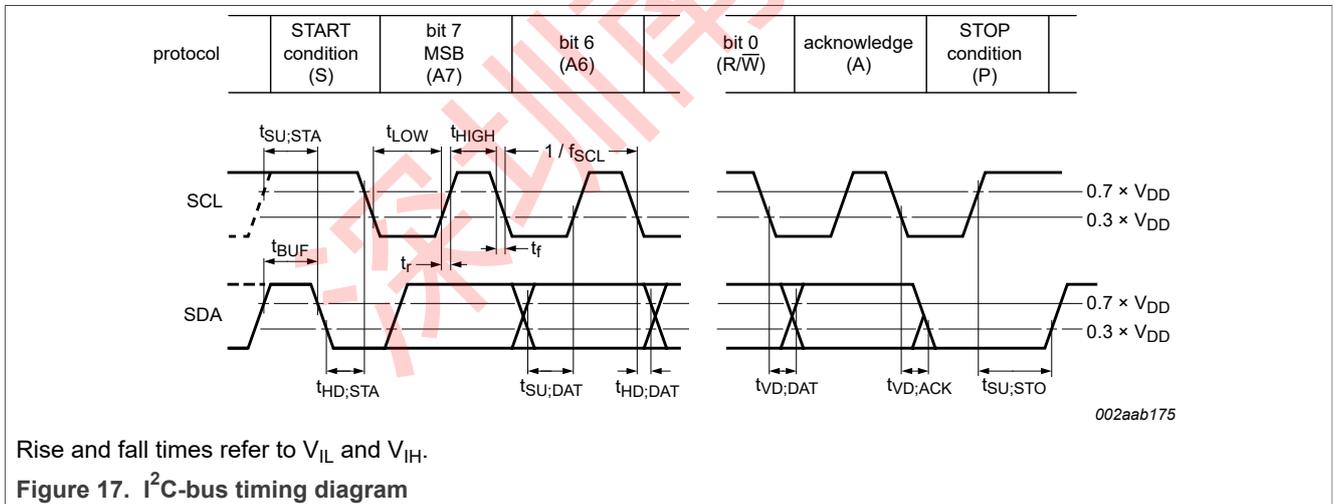
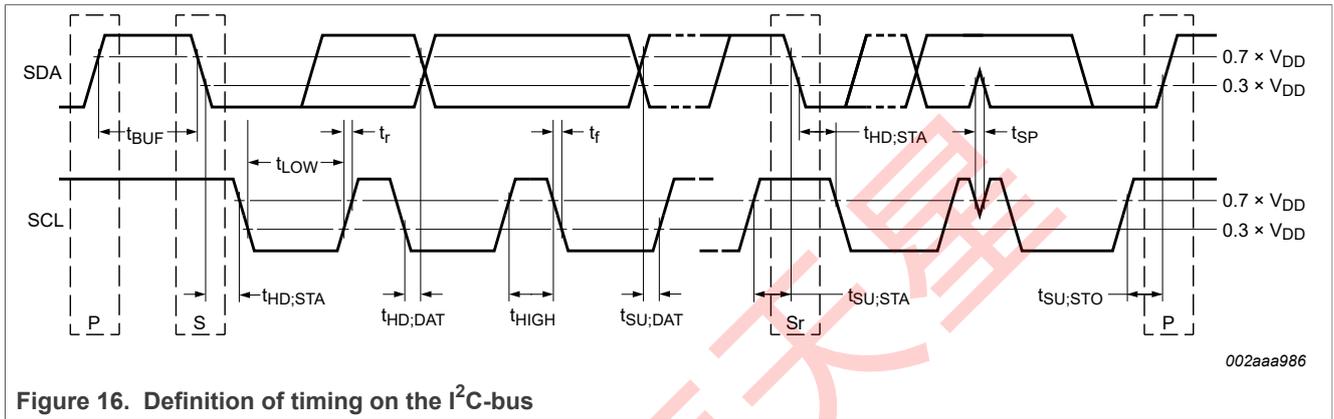
[1] V_{DD} must be lowered to 0.2 V in order to reset part.

12 Dynamic characteristics

Table 12. Dynamic characteristics

Symbol	Parameter	Conditions	Standard mode I ² C-bus		Fast mode I ² C-bus		Unit	
			Min	Max	Min	Max		
f _{SCL}	SCL clock frequency		[1]	0	100	0	400	kHz
t _{BUF}	bus free time between a STOP and START condition			4.7	-	1.3	-	μs
t _{HD;STA}	hold time (repeated) START condition			4.0	-	0.6	-	μs
t _{SU;STA}	set-up time for a repeated START condition			4.7	-	0.6	-	μs
t _{SU;STO}	set-up time for STOP condition			4.0	-	0.6	-	μs
t _{HD;DAT}	data hold time			0	-	0	-	ns
t _{VD;ACK}	data valid acknowledge time ^[2]			0.1	3.45	0.1	0.9	μs
t _{VD;DAT}	data valid time ^[3]			0.1	3.45	0.1	0.9	μs
t _{SU;DAT}	data set-up time			250	-	100	-	ns
t _{LOW}	LOW period of the SCL clock			4.7	-	1.3	-	μs
t _{HIGH}	HIGH period of the SCL clock			4.0	-	0.6	-	μs
t _f	fall time of both SDA and SCL signals		[4][5]	-	300	20 + 0.1C _b ^[6]	300	ns
t _r	rise time of both SDA and SCL signals		[4][5]	-	1000	20 + 0.1C _b ^[6]	300	ns
t _{SP}	pulse width of spikes that must be suppressed by the input filter		[7]	-	50	-	50	ns
Port timing								
t _{en}	enable time	output		-	80	-	80	ns
t _{dis}	disable time	output		-	40	-	40	ns
t _{v(Q)}	data output valid time			-	250	-	250	ns
t _{su(D)}	data input set-up time			100	-	100	-	ns
t _{h(D)}	data input hold time			0.5	-	0.5	-	μs
Interrupt timing								
t _{v(INT_N)}	valid time on pin INT_N			-	4	-	4	μs
t _{rst(INT_N)}	reset time on pin INT_N			-	4	-	4	μs
Reset								
t _{w(rst)}	reset pulse width			4	-	4	-	ns
t _{rec(rst)}	reset recovery time			0	-	0	-	ns
t _{rst}	reset time			100	-	100	-	ns

- [1] Minimum SCL clock frequency is limited by the bus time-out feature, which resets the serial bus interface if either SDA or SCL is held LOW for a minimum of 25 ms. Disable bus time-out feature for DC operation.
- [2] $t_{VD;ACK}$ = time for Acknowledgement signal from SCL LOW to SDA (out) LOW.
- [3] $t_{VD;DAT}$ = minimum time for SDA data out to be valid following SCL LOW.
- [4] A controller device must internally provide a hold time of at least 300 ns for the SDA signal (refer to the V_{IL} of the SCL signal) in order to bridge the undefined region SCL's falling edge.
- [5] The maximum t_f for the SDA and SCL bus lines is specified at 300 ns. The maximum fall time for the SDA output stage t_f is specified at 250 ns. This allows series protection resistors to be connected between the SDA and the SCL pins and the SDA/SCL bus lines without exceeding the maximum specified t_f .
- [6] C_b = total capacitance of one bus line in pF.
- [7] Input filters on the SDA and SCL inputs suppress noise spikes less than 50 ns.



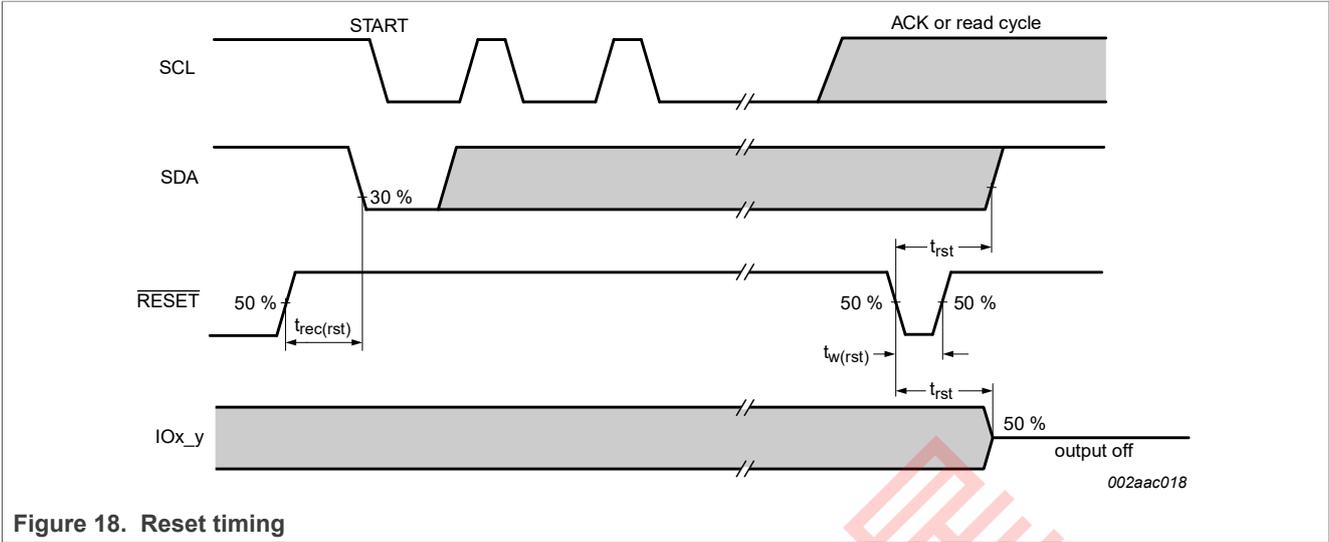


Figure 18. Reset timing

13 Test information

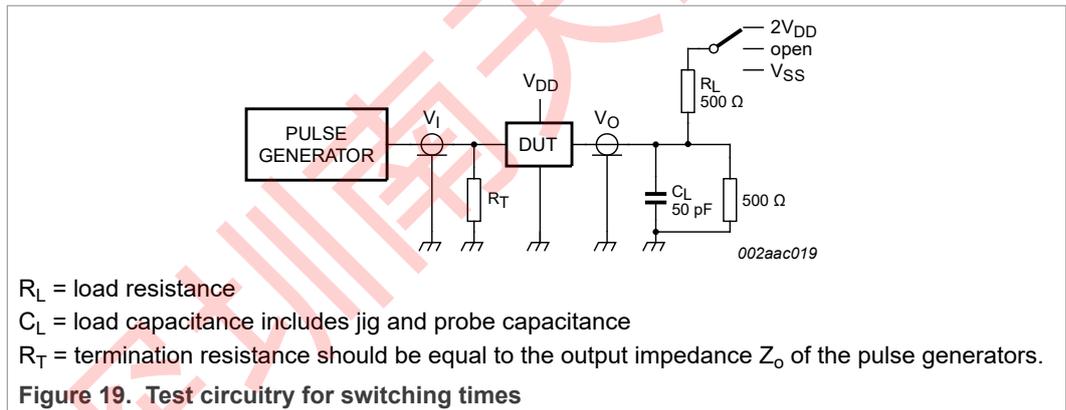
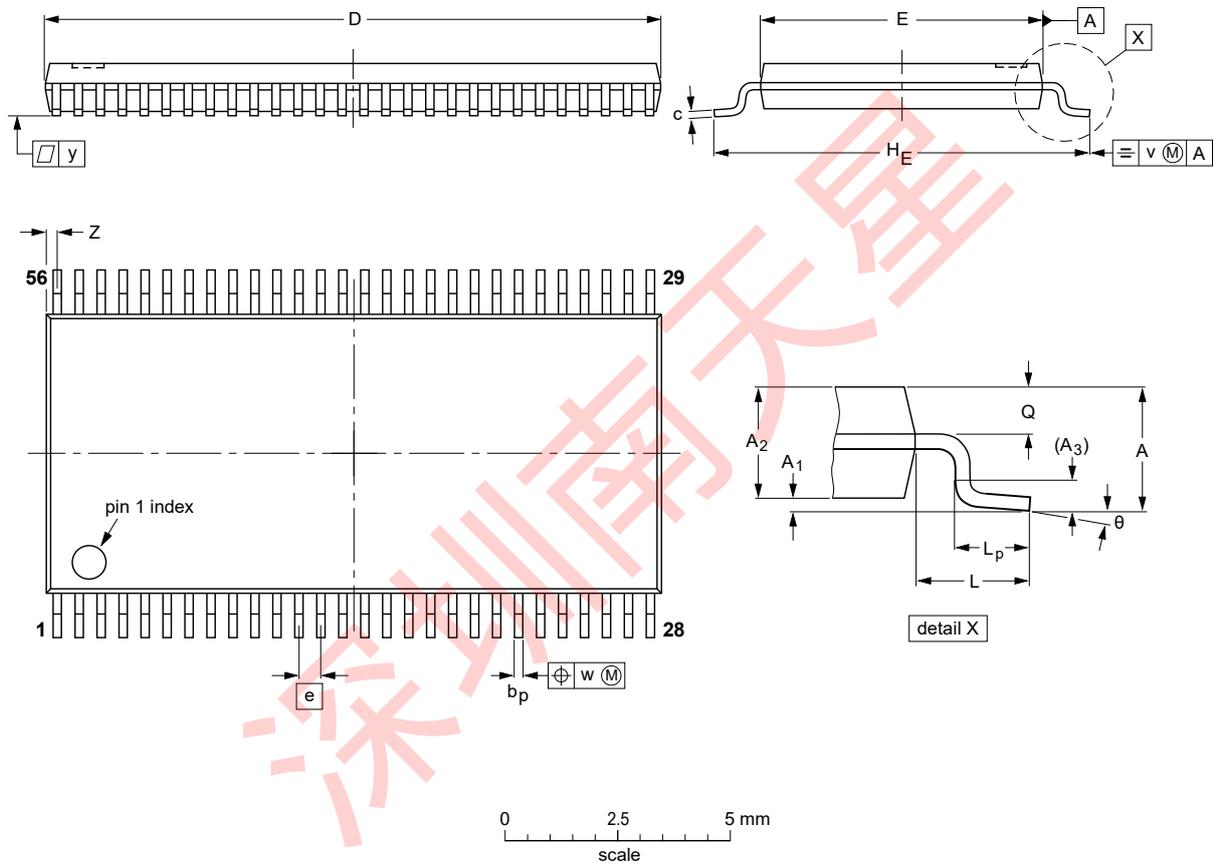


Figure 19. Test circuitry for switching times

14 Package outline

TSSOP56: plastic thin shrink small outline package; 56 leads; body width 6.1 mm

SOT364-1



DIMENSIONS (mm are the original dimensions).

UNIT	A max.	A ₁	A ₂	A ₃	b _p	c	D ⁽¹⁾	E ⁽²⁾	e	H _E	L	L _p	Q	v	w	y	Z	θ
mm	1.2	0.15 0.05	1.05 0.85	0.25	0.28 0.17	0.2 0.1	14.1 13.9	6.2 6.0	0.5	8.3 7.9	1	0.8 0.4	0.50 0.35	0.25	0.08	0.1	0.5 0.1	8° 0°

Notes

1. Plastic or metal protrusions of 0.15 mm maximum per side are not included.
2. Plastic interlead protrusions of 0.25 mm maximum per side are not included.

OUTLINE VERSION	REFERENCES				EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	JEITA			
SOT364-1		MO-153				-99-12-27 03-02-19

Figure 20. Package outline SOT364-1 (TSSOP56)

HVQFN56: plastic thermal enhanced very thin quad flat package; no leads;
56 terminals; body 8 x 8 x 0.85 mm

SOT684-1

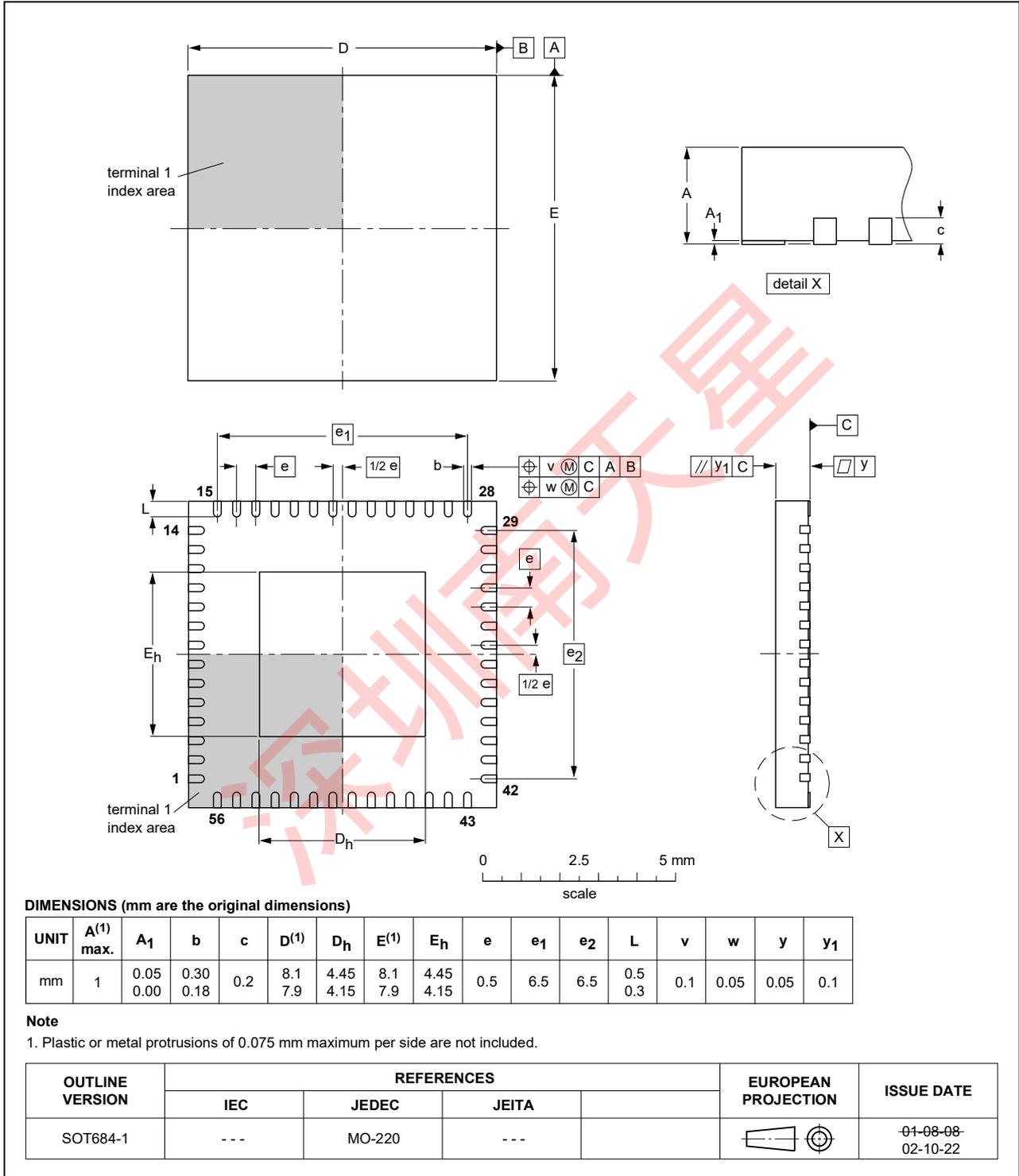


Figure 21. Package outline SOT684-1 (HVQFN56)

15 处理信息

在正常处理下，所有输入和输出引脚都受到静电放电（ESD）的保护。处理时，确保采取适当的预防措施，如 *JESD625-A* 或同等标准。

16 SMD 封装的焊接

本文对一项复杂的技术进行了非常简短的了解。在应用说明中可以找到关于焊接 IC 的更深入的说明 *AN10365“表面安装回流焊接描述”*。

16.1 焊接简介

焊接是将封装连接到印刷电路板（PCB）以形成电路的最常见方法之一。焊接接头提供机械和电气连接。没有单一的焊接 **method** 这是所有 IC 包的理想选择。当通孔和表面贴装设备（SMD）混合在一块印刷接线板上时，通常首选波浪焊接；但是，它不适合细间距 SMD。回流焊接是小间距的理想选择随着小型化的增加而增加的高密度。

16.2 波浪和回流焊接

波浪焊接是一种连接技术，其中接头由来自液体焊料驻波的焊料制成。波浪焊接工艺适用于以下方面：

- 通孔组件
- 含铅或无铅 SMD，粘在印刷电路板表面

并非所有 SMD 都可以进行波焊。带有焊料球的包装，以及一些在主体下方有焊料的无铅包装，不能进行波浪焊接。此外，导线间距小于~0.6 毫米的导线 SMD 不能进行波浪焊接，因为桥接的可能性增加。

回流焊接过程包括将焊膏涂在板上，然后放置组件并暴露在温度轮廓中。含铅包装、带焊球的包装和无铅包装都是可回流焊接的。

波焊和回流焊接的关键特征是：

- 电路板规格，包括电路板表面处理、焊锡面罩和孔
- 包装足迹，包括焊料窃贼和方向
- 包装的水分敏感性水平
- 包裹放置
- 检查和维修
- 无铅焊接与 SnPb 焊接

16.3 波浪焊接

波浪焊接的关键特征是：

- 工艺问题，如粘合剂和助焊剂的应用、引线的紧合、电路板运输、焊料波参数以及组件暴露在波中的时间
- 焊接浴规格，包括温度和杂质

16.4 回流焊接

回流焊接的关键特征是：

- 无铅与 SnPb 焊接：请注意，无铅回流过程通常会导致更高的最低峰值温度（见[图 22](#)）比 SnPb 过程，从而减少过程窗口
- 焊膏印刷问题，包括涂抹、释放和调整工艺窗口，以在一块板上混合大小组件
- 回流温度轮廓：该轮廓包括预热、回流（其中板被加热到峰值温度）和冷却。峰值温度必须足够高，使焊料能够制造可靠的焊点（焊膏特性）。此外，峰值温度必须足够低，以便包装和/或电路板不会损坏。包装的峰值温度取决于包装的厚度和体积，并根据[表 13](#)和[表 14](#)

表 13. SnPb eutectic 过程（来自 J-STD-020D）

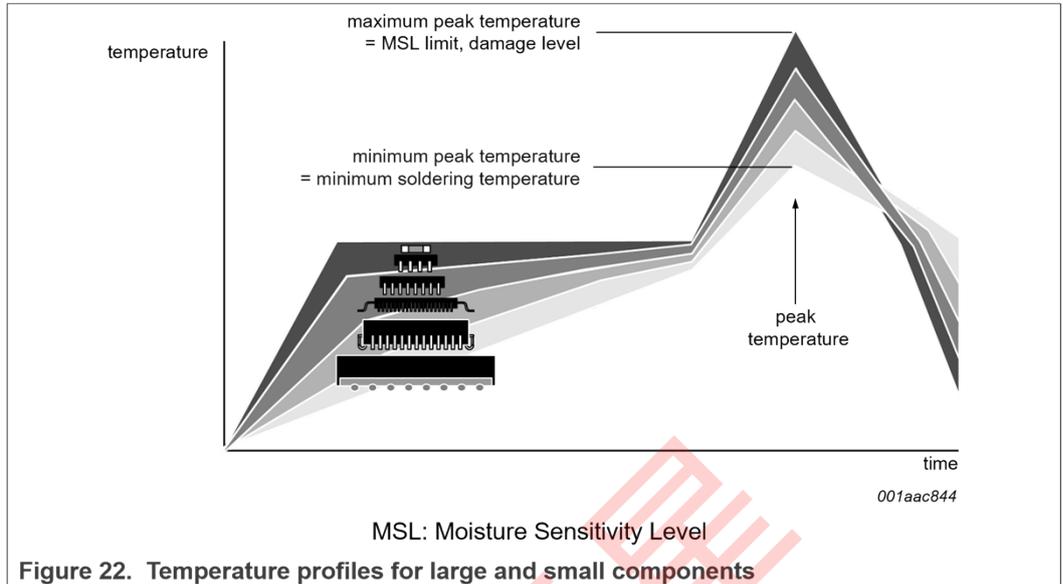
包装厚度（毫米）	包装回流温度（°C）	
	体积（mm ³ ）	
	< 350	≥350
< 2.5	235	220
≥2.5	220	220

表 14. 无铅工艺（来自 J-STD-020D）

包装厚度（毫米）	包装回流温度（°C）		
	体积（mm ³ ）		
	< 350	350 到 2000	> 2000
< 1.6	260	260	260
1.6 到 2.5	260	250	245
> 2.5	250	245	245

如包装上所示，必须始终遵守水分敏感性预防措施。

研究表明，小包装在回流焊接过程中达到更高的温度，请参阅[图 22](#)。



有关温度概况的更多信息，请参阅应用说明 AN10365“表面安装回流焊接描述”。

17 缩写

表 15. 缩写

首字母缩略词	描述
CDM	充电设备模型
DUT	正在测试的设备
ESD	静电放电
HBM	人体模型
IC	集成电路
我 ² C-bus	国际 IC 总线
发光二极管	发光二极管
毫米	机器模型
PLC	可编程逻辑控制器
波尔	开机重置
PWM	脉冲宽度调制
突袭	独立磁盘的冗余阵列

18 修订历史

表 16. 修订历史

文档 ID	发布日期	数据表状态	更改通知	取代
PCA9505_9506 v.5	20210930	产品数据表	PCN202102010F01	PCA9505_9506 v.4
修改:	<ul style="list-style-type: none"> 更新订购信息并添加了订购选项。请参阅更改通知栏。 全球: 术语“主人”和“奴隶”改为“控制器”和“目标”，以符合恩智全包语言政策。 			
PCA9505_9506 v.4	20100803	产品数据表	—	PCA9506 v.3
修改:	<ul style="list-style-type: none"> 表 11, 小节“供应”: I 的规范 <small>stbL</small> 通过将单位从“μA”更改为“mA”并指定 3 个不同的电压来校正 			
PCA9505_9506 v.3	20070606	产品数据表	—	PCA9506 v.2
PCA9506 v.2	20060509	产品数据表	—	PCA9506 v.1
PCA9506 v.1 (9397 750) 14939)	20060214	产品数据表	—	—

19 法律信息

19.1 数据表状态

文件状态 ^{[1][2]}	产品状态 ^[3]	定义
目标[简短]数据表	开发	本文档包含来自产品开发目标规范的数据。
初步[简短]数据表	资格	本文件包含初步规范中的数据。
产品[短]数据表	生产	本文档包含产品规格。

[1] 在发起或完成设计之前，请查阅最近发布的文件。

[2] “简短数据表”一词在“定义”一节中进行了解释。

[3] 自本文档发布以来，本文档中描述的设备的状态可能已发生变化，并且在多台设备的情况下可能会有所不同。最新的产品状态信息可在互联网上通过 URL 获得 [Http://www.nxp.com](http://www.nxp.com)。

19.2 定义

草稿—文件状态草案表明，内容仍在内部审查中，并须经正式批准，这可能会导致修改或添加。恩智浦半导体公司对准确性不作任何陈述或保证或文件草案版本中包含的信息的完整性，对使用此类信息的后果不承担任何责任。

简短的数据表—简短的数据表是具有相同产品类型编号和标题的完整数据表的摘录。简短的数据表仅供快速参考，不应依赖它来包含详细和完整的信息。对于详细和完整的信息请参阅相关的完整数据表，可根据要求通过当地恩智浦半导体销售办公室获得。如果与简短数据表有任何不一致或冲突，则以完整数据表为准。

产品规格—产品数据表中提供的信息和数据应定义恩智浦半导体及其客户之间商定的产品规格，除非恩智浦半导体和客户另有书面明确协议。甚至没有然而，NXP Semiconductors 产品被视为提供超出产品数据表所述功能和质量的协议应有效。

19.3 免责声明

有限保修和责任—本文件中的信息被认为是准确可靠的。然而，恩智浦半导体公司对此类信息的准确性或完整性不作任何明示或暗示的陈述或保证，也不承担任何责任或使用此类信息的后果。如果由恩智浦半导体以外的信息来源提供，恩智浦半导体对本文件中的内容不承担任何责任。在任何情况下，NXP Semiconductors 均不对任何间接、附带、惩罚、特殊或后果性损害（包括但不限于利润损失、储蓄损失、业务中断、与移除或更换任何产品或返工费用相关的费用）无论此类损害是否为基础关于侵权（包括过失）、保修、违反合同或任何其他法律理论。尽管客户可能因任何原因造成任何损害，但恩智浦半导体对该产品对客户的总和累积责任此处描述的 cts 应根据 NXP 半导体商业销售的条款和条件进行限制。

做出改变的权利—恩智浦半导体保留随时更改本文件中发布的信息的权利，包括但不限于规格和产品描述，恕不另行通知。本文件取代并替换了所有信息在本文发布之前提供。

适合使用—NXP Semiconductors 产品的设计、授权或保证不适合用于生命支持、生命关键或安全关键的系统或设备，也不适用于 NXP Semiconductors 产品故障或故障的应用程序合理地预计会导致人身伤害、死亡或严重的财产或环境损害。恩智浦半导体及其供应商在此类设备或应用中包含和/或使用恩智浦半导体产品不承担任何责任在此类包含和/或使用之前，风险自负。

应用—本文描述的任何这些产品的应用程序仅用于说明目的。NXP Semiconductors 不声明或保证此类应用程序将适合指定用途，而无需进一步测试或修改。客户负责使用恩智浦半导体产品设计和操作其应用程序和产品，恩智浦半导体对应用程序或客户产品设计的任何帮助不承担任何责任。这是客户的自行负责确定 NXP Semiconductors 产品是否适合和适合客户计划的应用和产品，以及客户第三方客户的计划应用和使用。客户应该提供适当的设计和操作保障措施，以尽量减少与其应用和产品相关的风险。恩智浦半导体不承担与基于任何弱点或违约的任何违约、损坏、成本或问题相关的任何责任在客户的应用程序或产品中，或客户的第三方客户的应用程序或使用中。客户负责使用恩智浦半导体产品对客户的应用程序和产品进行所有必要的测试，以便避免应用程序和产品或应用程序的默认值，或客户的第三方客户使用。NXP 在这方面不承担任何责任。

限制值—压力超过一个或多个限制值（如 IEC 60134 的绝对最大额定值系统所定义）将对设备造成永久性损坏。限制值仅为应力额定值和设备在这些或任何其他情况下的（正确）操作不需要超过本文件的“建议操作条件”部分（如果存在）或“特征”部分中给出的上述内容。持续或反复暴露于限制值将永久和不可逆地影响质量 D 设备的可靠性。

商业销售的条款和条件—除非在有效的书面个人协议中另有约定，否则 NXP 半导体产品的销售须遵守 <http://www.nxp.com/profile/terms> 上发布的一般商业销售条款和条件。如果个人协议是仅适用相应协议的条款和条件。恩智浦半导体特此明确反对在客户购买恩智浦半导体产品时适用客户的一般条款和条件。

没有出售或许可的提议—本文件中的任何内容均不得解释或解释为销售开放接受或授予、转让或暗示任何版权、专利或其他工业或知识产权下任何许可的产品的要约。

出口管制—本文件以及本文所述项目可能受出口管制法规的约束。出口可能需要事先获得主管当局的授权。

此类汽车应用、使用和规格，以及 (b) 每当客户将产品用于超出 NXP 半导体规格的汽车应用时，此类使用应完全由客户自行承担风险，以及 (c) 客户全额赔偿 NXP 半导体因客户设计和超出恩智浦半导体标准保修和恩智浦半导体产品规格的汽车应用而导致的任何责任、损害或失败的产品索赔。

非汽车合格产品—除非本数据表明确说明该特定的 NXP 半导体产品符合汽车资格，否则该产品不适合汽车使用。它既不合格，也不根据汽车测试或应用要求进行测试。恩智浦半导体对在汽车设备或应用中包含和/或使用非汽车合格产品不承担任何责任。如果客户将产品用于设计和用于汽车应用到汽车规格和标准，客户 (a) 应在没有恩智浦半导体保修的情况下使用产品

19.4 商标

注意：所有引用的品牌、产品名称、服务名称和商标均为其各自所有者的财产。

我²C-bus—徽标是 NXP B.V. 的商标。

NXP—文字标记和徽标是 NXP B.V. 的商标。

桌子

选项卡。	选项卡。		选项卡。
1.	选项卡。		8.
选项卡。	选项卡。		选项卡。
2.	选项卡。		9.
选项卡。			IOCO 到 IOC4 - I/O 配置寄存器
3.	订购信息	3	(地址 18h 到 1Ch) 位描述.....12
选项卡。	订购选项	3	MSK0 到 MSK4-掩码中断寄存器
4.	引脚描述	7	(地址 20 小时至 24 小时) 位描述.....12
选项卡。	注册摘要	9	限制值
5.	IP0 到 IP4-输入端口寄存器 (地址		12. 静态特征
选项卡。	00h 到 04h) 位描述.....	11	选项卡。 动态特征
6.	OP0 到 OP4 - 输出端口寄存器		13. SnPb eutectic process (来自 J-STD-
选项卡。	(地址 08h 至 0Ch) 位描述.....	11	020D)27
7.	PI0 到 PI4 - 极性反转寄存器		选项卡。 无铅工艺 (来自 J-STD-020D)
选项卡。	(地址 10h 到 14h) 位描述.....	11	15. 缩写
			选项卡。 修订历史
			16.

数字 罗马字母的第十九个

图。1.	PCA9505/06 的方框图	4	图。14.	从输入端口、输出端口、I/O 读取配置、极性反转或掩码中断寄存器.....	17
图。2.	简化的 IO0_0 到 IO4_7 的示意图.....	5	图。15.	典型应用	18
图。3.	TSSOP56 的引脚配置	6	图。16.	I2C 总线上的定时定义	22
图。4.	HVQFN56 的引脚配置	7	图。17.	I2C 总线正时图.....	22
图。5.	PCA9505/06 地址	8	图。18.	重置时间	23
图。6.	命令寄存器	8	图。19.	开关时间的测试电路	23
图。7.	位传输	14	图。20.	包装大纲 SOT364-1 (TSSOP56)	24
图。8.	START 和 STOP 条件的定义.....	14	图。21.	包装大纲 SOT684-1 (HVQFN56)	25
图。9.	系统配置	15	图。22.	大小温度配置文件组件	28
图。10.	关于 I2C 巴士的确认	15			
图。11.	写入 5 个输出端口	16			
图。12.	写入特定的输出端口.....	16			
图。13.	写入 I/O 配置, 极性反转或掩码中断寄存器	17			



内容

1	一般描述	1	2	特点和好处.....	1
3	应用	2	4	订购信息	3
4.1	订购选项	3			
5	方框图	4	6	固定信息	6
6.1	固定	6			
6.2	引脚描述	7	7	功能描述	8

7.1	设备地址	8
7.2	命令寄存器	8
7.3	注册定义.....	9
7.3.1	IP0 到 IP4 - 输入端口寄存器	10
7.3.2	OP0 到 OP4-输出端口寄存器.....	11
7.3.3	PI0 到 PI4 - 极性反转寄存器	11
7.3.4	IOC0 到 IOC4 - I/O 配置寄存器.....	12
7.3.5	MSK0 到 MSK4 - 掩码中断寄存器	12
7.4	开机重置	12
7.5	重置输入	13
7.6	中断输出 (INT)	13
7.7	输出启用输入 (OE)	13
7.8	现场插入	13
7.9	待机	14
8	I2C 总线的特点	14
8.1	位传 输	14
8.1.1	启动和停止条件	14
8.2	系统配 置	14
8.3	承 认	15
8.4	公交车交 易	159 应
	用程序设计信息	18
10	限制值	18
11	静态特性	19
12	动态特征.....	21
13	测试信息	23
14	包装大纲.....	24
15	处理信息	26 16 SMD
	包装的焊接	26
16.1	焊接简介	26
16.2	波浪和回流焊接	26
16.3	波浪焊 接	26 16.4
	回流焊 接	27 17 缩
	写	28
18	修订历史	29
19	法律信息	30

请注意，有关本文件和本文所述产品的重要通知已包含在“法律信息”部分。

© NXP B.V.2021 年。

保留所有权利。

有关更多信息，请访问：<http://www.nxp.com>

有关销售办公室地址，请发送电子邮件至：salesaddresses@nxp.com

发布日期: 2021年9月30日 文档标识符: PCA9505_9506

深圳南天星